

# Esempi di sistemi di trigger

**TRASMA**

**TINA**

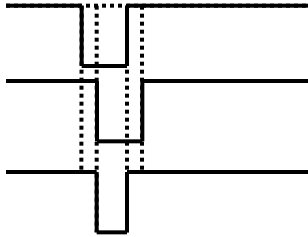
**MUSE**

**FPGA-simple**

**CMS-I level**

**CMS-II level**

# Esempi di sistemi di trigger: come mantenere la temporizzazione di un segnale



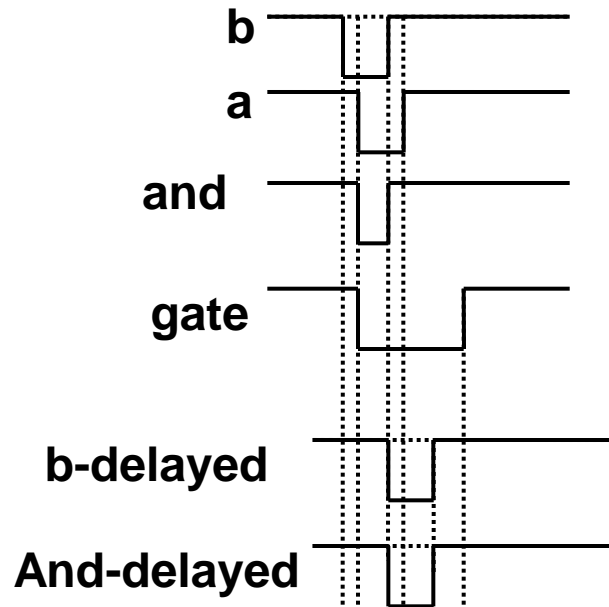
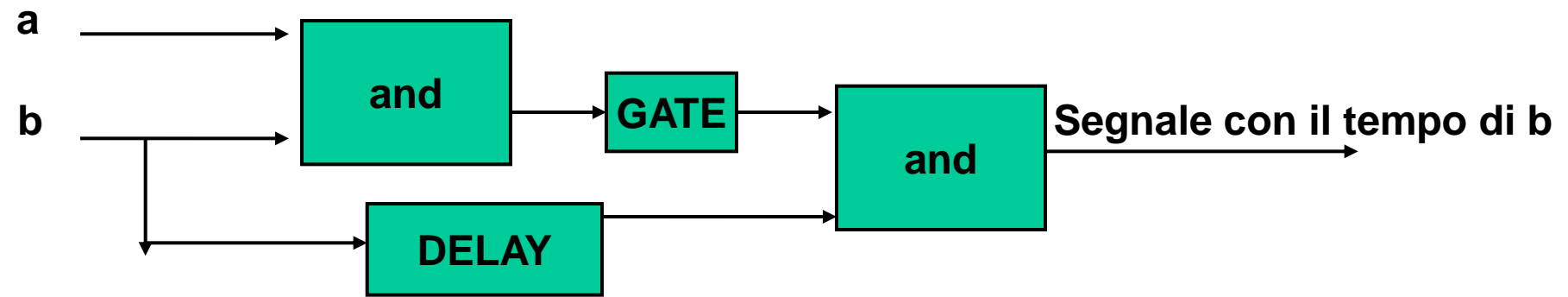
Ripartiamo dall'and di due segnali

L'and di due segnali viene generato all'arrivo del secondo segnale

Conserva dunque l'informazione sul tempo del secondo segnale

Per mantenere la temporizzazione di un segnale dobbiamo dunque farlo arrivare dopo nell'and – ma se i segnali hanno un jitter non è sempre possibile farlo

# Esempi di sistemi di trigger: come mantenere la temporizzazione di un segnale



# Esempi di sistemi di trigger: Usare un buon discriminatore vetato

## Ortec 935



**GATE INPUTS 1, 2, 3, or 4** A rear-panel BNC connector for each channel accepts a negative, fast NIM logic signal to gate the respective constant-fraction timing output. Coincidence or anticoincidence gating is selected by a printed wiring board DIP switch (See GATE COIN/ANTI). Input impedance, 50  $\Omega$ . For proper gating operation, the leading edge of the GATE INPUT should precede the IN1 (IN2, IN3, or IN4) signal by 1 ns and have a width equal to the CF Shaping Delay plus 5 ns.

**VETO** A single, front-panel LEMO connector accepts NIM negative fast logic pulses to inhibit the timing outputs on all the channels chosen with the VETO YES/NO switch. Input impedance, 50  $\Omega$ . For proper FAST VETO operation, the leading edge of the VETO signal must precede the IN1 (IN2, IN3, or IN4) signal by 3 ns and have a width equal to the CF Shaping Delay plus 5 ns.

**Sempre meglio controllare**



Available online at [www.sciencedirect.com](http://www.sciencedirect.com)

SCIENCE @ DIRECT®

Nuclear Instruments and Methods in Physics Research A 551 (2005) 487–492

**NUCLEAR  
INSTRUMENTS  
& METHODS  
IN PHYSICS  
RESEARCH**  
Section A

[www.elsevier.com/locate/nima](http://www.elsevier.com/locate/nima)

## Simplified electronic signal processing in the small nuclear physics laboratory

P.A. DeYoung\*, G.F. Peaslee

*Department of Physics and Engineering Hope College, Holland, MI 49422-9000, USA*

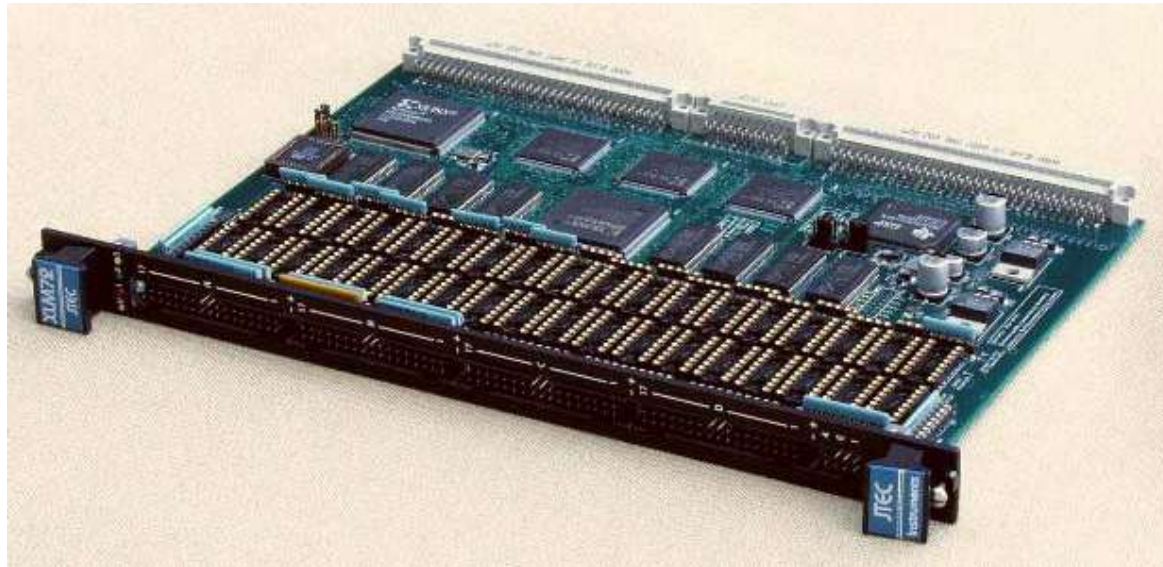
Received 5 January 2005; received in revised form 26 May 2005; accepted 6 June 2005

Available online 14 July 2005

# Electronica per il trigger

## XLM72 Universal Logic Module - JTEC ( Jan Toke Roechester )

- 72 programmable front-panel ECL ports, configurable in quartets as either inputs or outputs, organized in three 34-pin connectors and one 8-pin connectors. Four ports can be used as external clock ports, supporting rates of up to 110 MHz.
- One user-programmable Field Programmable Gate Array (FPGA), XCS40XL by Xilinx, clocked at 80 MHz.
- One user-programmable, 900-MFlops/s floating-point Digital Signal Processor (DSP), TMS320C6711 by Texas Instruments.



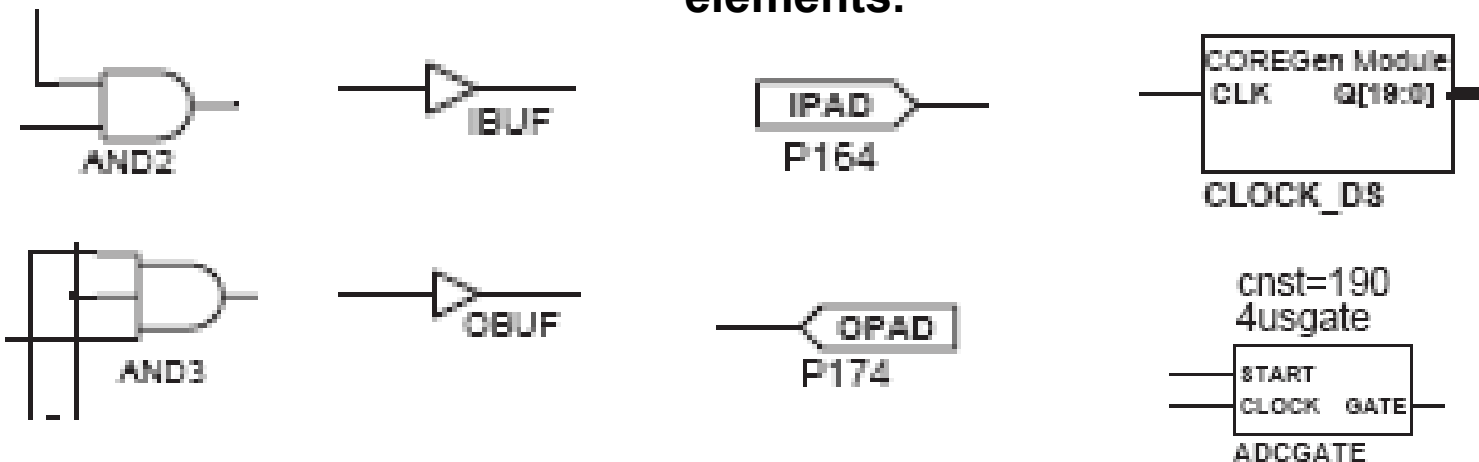
# Esempi di sistemi di trigger: FPGA simple

Gli autori fanno misure di pixe e RBS quindi lavorano con essenzialmente 1 detector

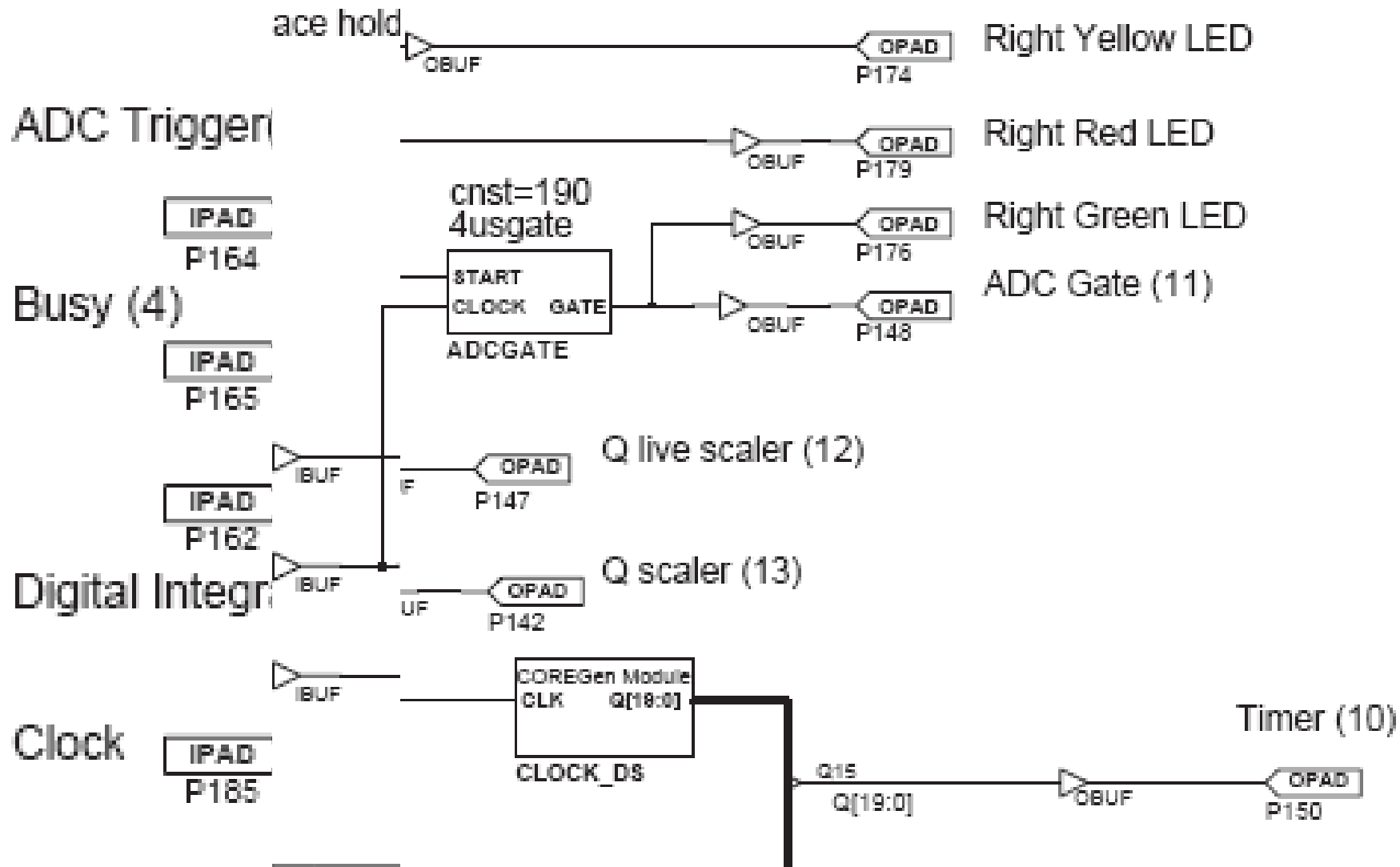
Hanno bisogno di misurare bene il tempo morto per potere fare misure quantitative di sezione d'urto

Utilizzano la versione camac del modulo e quindi comandi camac per il suo setting

Suggeriscono l'utilizzo di programmi della xilinx per la programmazione della FPGI e tra questi una versione a pagamento ISE BaseX, "that allows one to schematically design a logic circuit with custom logic elements."



# Esempi di sistemi di trigger: FPGA simple



performs other logic functions including inhibiting gate generation while busy and inhibiting the integrator pulses for dead time measurements. The circuitry in the upper right simply sets front panel LEDs so the user can verify that the proper program has been loaded.

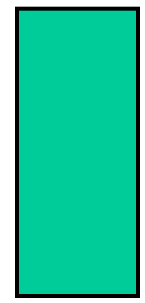


# Esempi di sistemi di trigger: FPGA simple

Costi = modulo + software + ecl-nim circa 8000\$

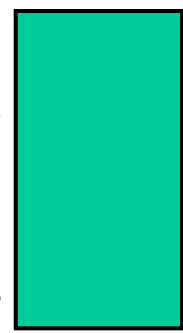
Elettronica necessaria per fare lo stesso compito

Dual-gate generator



dead time

Fin/Fout

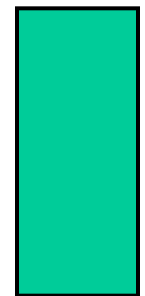


Gate generator

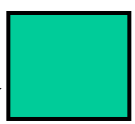


4 moduli circa 6000 €

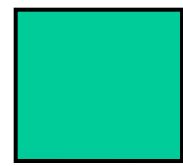
digitalizzato re



Fin/Fout



Coinc. unit



Q-live scaler

Q scaler

Il sistema con fpgi è usato pure per altri compiti: ad esempio sincronizza il movimento del target con l'acq; "The FPGA program insures that data are not recorded while the target is in motion and also provides a signal to a scaler to coordinate the position of the detector with the data stream".

# Esempi di sistemi di trigger: FPGA complex MONA detector NSCL



ELSEVIER

Available online at [www.sciencedirect.com](http://www.sciencedirect.com)

SCIENCE @ DIRECT®

Nuclear Instruments and Methods in Physics Research A 543 (2005) 517–527

NUCLEAR  
INSTRUMENTS  
& METHODS  
IN PHYSICS  
RESEARCH  
Section A

[www.elsevier.com/locate/nima](http://www.elsevier.com/locate/nima)

## Construction of a modular large-area neutron detector for the NSCL

T. Baumann<sup>a,\*</sup>, J. Boike<sup>b</sup>, J. Brown<sup>c,1</sup>, M. Bullinger<sup>d</sup>, J.P. Bychoswki<sup>c</sup>, S. Clark<sup>f</sup>,  
K. Daum<sup>b</sup>, P.A. DeYoung<sup>c</sup>, J.V. Evans<sup>g</sup>, J. Finck<sup>b</sup>, N. Frank<sup>a,h</sup>, A. Grant<sup>c</sup>,  
J. Hinnefeld<sup>g</sup>, G.W. Hitt<sup>a</sup>, R.H. Howes<sup>i,2</sup>, B. Isselhardt<sup>f</sup>, K.W. Kemper<sup>j</sup>,  
J. Longacre<sup>i</sup>, Y. Lu<sup>a</sup>, B. Luther<sup>d</sup>, S.T. Marley<sup>g</sup>, D. McCollum<sup>i</sup>, E. McDonald<sup>b</sup>,  
U. Onwuemene<sup>c</sup>, P.V. Pancella<sup>k</sup>, G.F. Peaslee<sup>c</sup>, W.A. Peters<sup>a,h</sup>, M. Rajabali<sup>d</sup>,  
J. Robertson<sup>i</sup>, W.F. Rogers<sup>f</sup>, S.L. Tabor<sup>j</sup>, M. Thoennessen<sup>a,h</sup>, E. Tryggestad<sup>a</sup>,  
R.E. Turner<sup>d</sup>, P.J. VanWynen<sup>c</sup>, N. Walker<sup>f</sup>

<sup>a</sup>National Superconducting Cyclotron Laboratory, Michigan State University, East Lansing, MI 48824-1321, USA

524

T. Baumann et al. / Nuclear Instruments and Methods in Physics Research A 543 (2005) 517–527

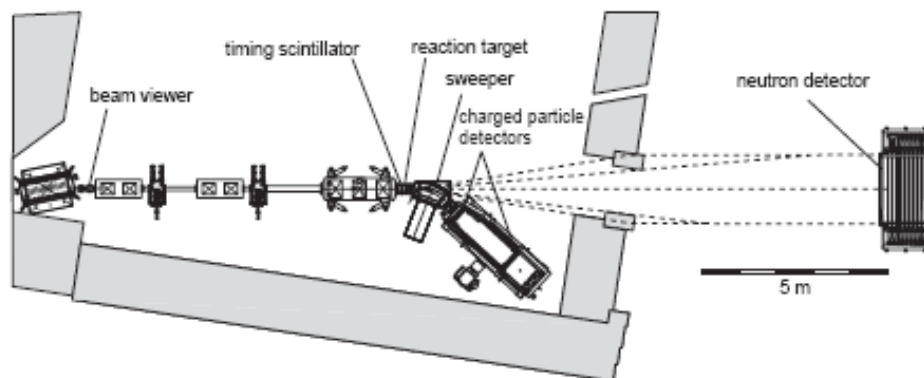


Fig. 4. Layout of the MoNA beam line. The rare-isotope beam enters from the left and passes through a beam-line timing detector before reaching the reaction target. Charged reaction products are deflected by the sweeper magnet into detectors, while neutrons pass through an opening in the shielding wall.

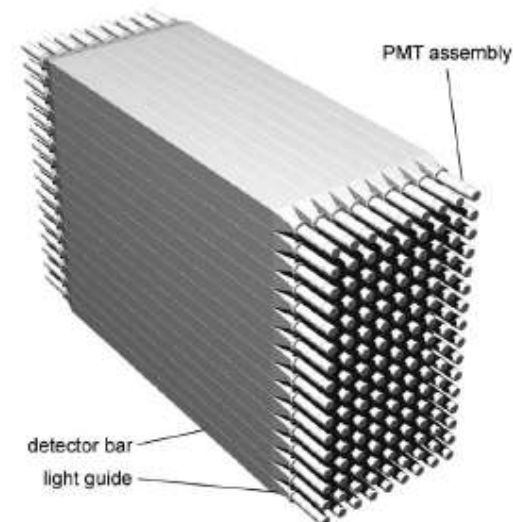


Fig. 1. Configuration of the modular neutron array in a stack of 16 detector modules tall and 9 modules deep. Currently, no passive converters are inserted in the stack.

# Esempi di sistemi di trigger: FPGA complex MONA detector NSCL

The complete trigger logic is done using JTEC model XLM72 universal logic modules [34]. These modules have 72 ECL inputs/outputs, an 80-MHz internal clock, and incorporate a field-programmable gate array (FPGA). The FPGAs contain a

**2 livelli di logica**

**Viene usato 1 modulo per ogni stack di 16 detectors**

**I° livello:**

**scaler 16 bit per i 32 ch dei CFD di ogni piano**

**Common gate per i qdc di quei 16 detectors**

**Start per il livello II di trigger**

**Accetta il veto del livello II di trigger**

**Nota bene il veto non è mandato direttamente ai CFD e quindi le scale leggono il tasso di conteggio effettivo del detector.**

**Controllo delle coincidenze in ciascun piano (ricerca di segnali validi con entrambi i pmt di una barra scintillante accesi) ed invio della informazione al trigger di secondo livello**

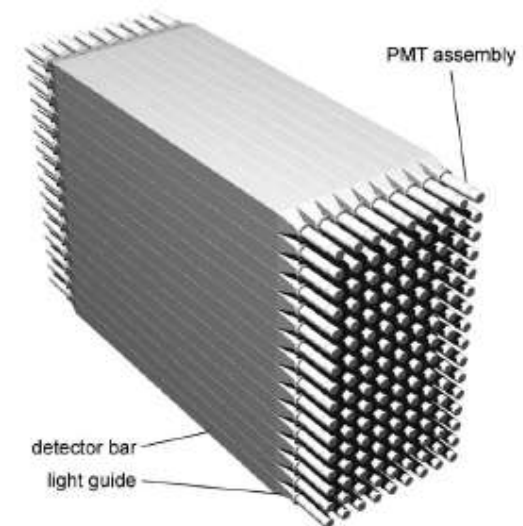


Fig. 1. Configuration of the modular neutron array in a stack of 16 detector modules tall and 9 modules deep. Currently, no passive converters are inserted in the stack.

# Esempi di sistemi di trigger: FPGA complex MONA detector NSCL

**Un altro modulo si occupa del trigger di II livello  
combina le informazioni ricevute dai 9 moduli di trigger  
di primo livello e da trigger di rivelazione di particelle  
cariche**

**Genera gli stop per I TDC – il veto per I moduli di  
trigger di primo livello**

**Può verificare che le condizioni di trigger siano simili a  
quelle richieste ( coincidenza tra più di un modulo )  
eventuale mancanza di segnali dal primo modulo per  
escludere particelle cariche .....**

**Informa acq della presenza di dati da leggere e attende la  
fine della lettura dei dati per sbloccare il tempo morto.**

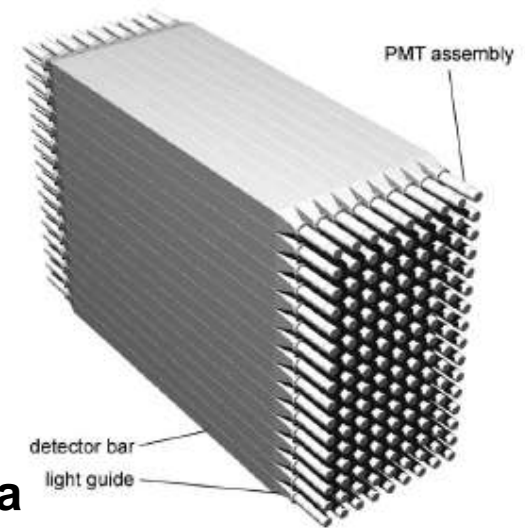


Fig. 1. Configuration of the modular neutron array in a stack of 16 detector modules tall and 9 modules deep. Currently, no passive converters are inserted in the stack.

# Esempi di sistemi di trigger: FPGA complex MONA detector NSCL

**Il costo di questo sistema di trigger è importante 10 moduli + 1 crate VME 100.000\$**

**La molteplicità dei rivelatori potrebbe essere generata come per CHIMERA ma con le FPGA si ottiene una maggiore informazione abbiamo la molteplicità delle coincidenze tra due PMT della stessa barra**

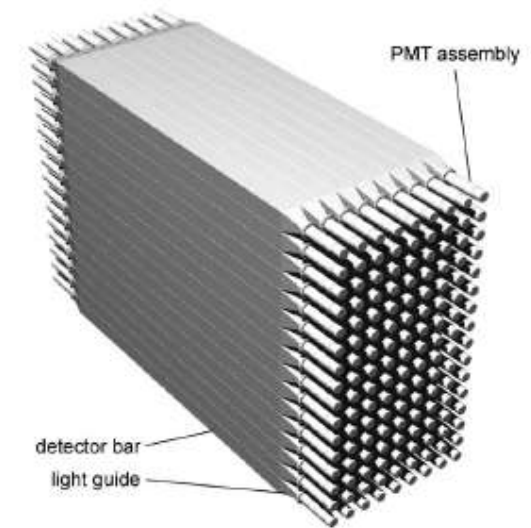


Fig. 1. Configuration of the modular neutron array in a stack of 16 detector modules tall and 9 modules deep. Currently, no passive converters are inserted in the stack.

**Il modulo di trigger di secondo livello fa più o meno quello che fa MUSE solo che per costruire MUSE ci sono voluti anni di lavoro mentre questo è un modulo standard, se si guasta si rimpiazza facilmente, per cambiare la logica basta riprogrammarlo**

# Altro esempio di uso di fpga: Random pulse generator

2006 IEEE Nuclear Science Symposium Conference Record

N14-175

## A programmable trigger Emulator based on True Random bits

Nikolaos Manthos, Georgios Sidiropoulos and Paschalis Vichoudis

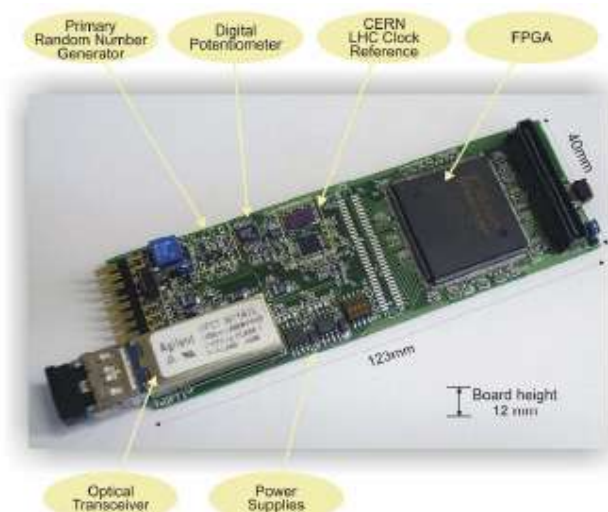


Fig. 1: The trigger emulator plug-in module.

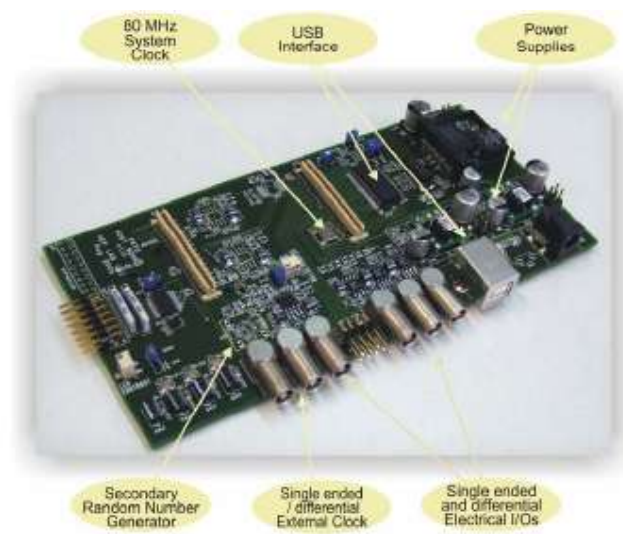


Fig. 2: The trigger emulator support board.

# Altro esempio di uso di fpga: Random pulse generator

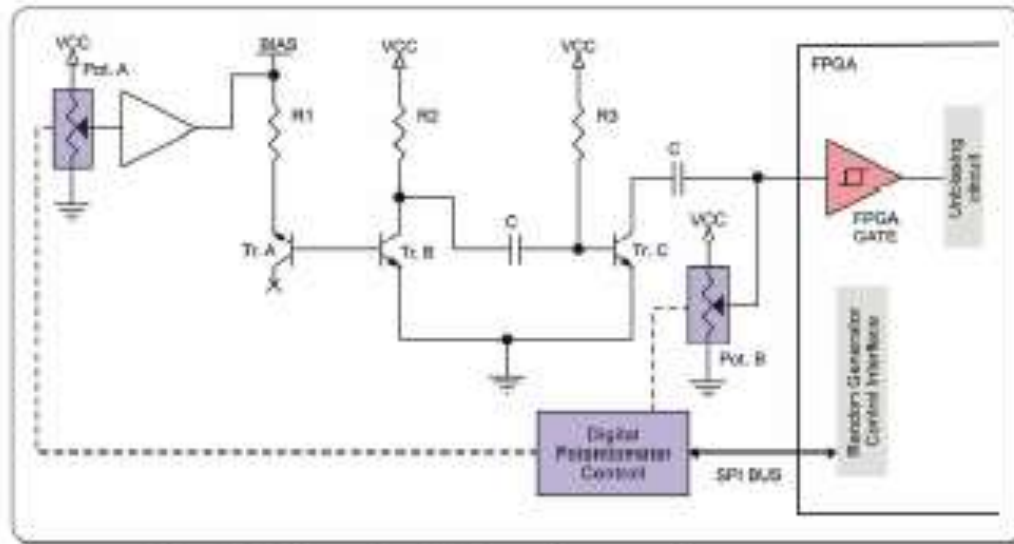


Fig. 3: Schematic of the random number generator.

The transistor Tr.A on the left side of the schematic is the avalanche noise generator. The output is amplified by a two-stage transistor amplifier. The amplified noise signal is superimposed on a configurable DC level, created by a digital potentiometer, and it is fed to an FPGA internal gate which acts as a comparator and produces random transitions i.e. random bits. An FPGA internal circuit, based on the *Von*

# Altro esempio di uso di fpga: Random pulse generator

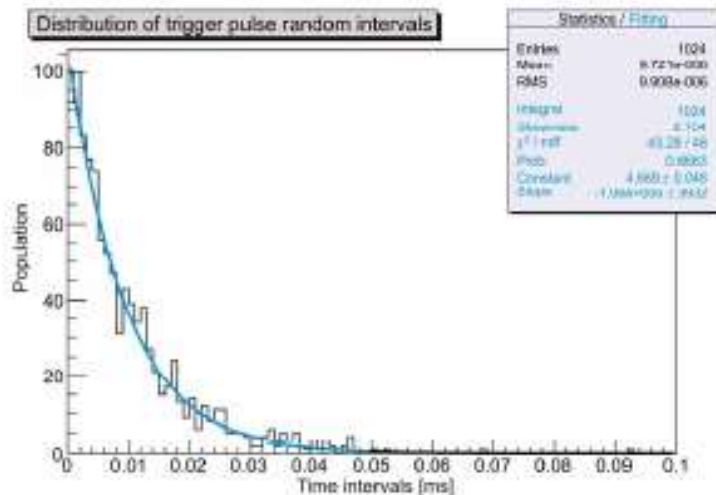


Fig. 5: The exponential distribution of 1024 generated true random trig intervals with mean rate ~100 KHz. The solid curve is an exponential fit to histogram.

## C. Mean rate stability

To achieve mean rate stability a calibration mechanism is implemented in the FPGA. For every burst of 1024 random intervals that are generated, the FPGA measures the mean rate. There are two ways of intervening in order to adjust the mean rate. The first is the control of the biasing of the noise source via the digital potentiometer and the second is the multiplication of the generated random intervals with a calibration coefficient. Although the resulting intervals are shifted in time after calibration they remain random. The first way is used for a coarse correction, while the second one is used for fine tuning.

through the external connectors located on the support board.

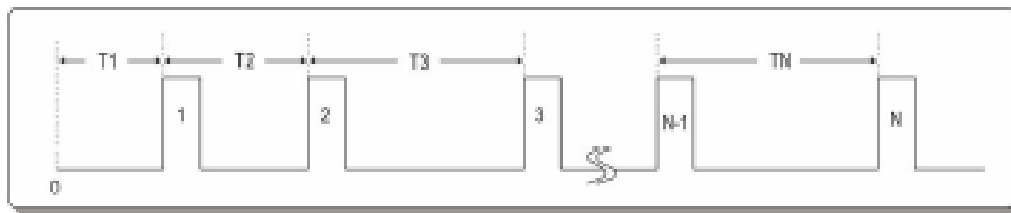


Fig. 7: Programmable or random burst.



## The CMS high level trigger

The CMS Collaboration



ELSEVIER

Nuclear Instruments and Methods in Physics Research A 473 (2001) 243–259

---

NUCLEAR  
INSTRUMENTS  
& METHODS  
IN PHYSICS  
RESEARCH  
Section A

---

[www.elsevier.com/locate/nima](http://www.elsevier.com/locate/nima)

## Implementation and synchronisation of the First Level Global Trigger for the CMS experiment at LHC

A. Taurok\*, H. Bergauer, M. Padrta

*Institut für Hochenergiephysik, Österreichische Akademie der Wissenschaften, Nikolsdorfgasse 18, A-1030 Vienna, Austria*

Received 8 November 2000; received in revised form 26 February 2001; accepted 19 March 2001

# LHC – come esempio trigger per CMS

LHC lavorerà a 40Mhz di bunch crossing, 80% di burst pieni = 32Mhz effettivi

Ad alta luminosità ci saranno circa 17 reazioni per bunch crossing, a bassa intensità ne sono attese 3-4

Il goal del sistema di trigger è riconoscere tra i 32Mhz di eventi 100 hz di eventi significativi da conservare

Il primo taglio dei dati è fatto dal sistema di trigger di primo livello che chiamano L1 costruito con FPGA alloggiato in moduli VME

Il goal di L1 è di ridurre il tasso di eventi a 100kHz da 32Mhz quindi deve accettare 1 evento su 320

Prima di essere gettati i dati devono essere conservati per il tempo necessario a prendere la decisione. La memoria che hanno disponibile per questo permette di avere 3.2  $\mu$ s di tempo di decisione

Notare che in realtà il tempo disponibile per il calcolo è molto minore, la maggior parte del tempo è presa dalla trasmissione dei segnali

# LHC – come esempio trigger per CMS

**Il trigger di primo livello combina informazioni alla ricerca di vari tipi di evento**

**Non voglio andare nel dettaglio perché per farlo dovremmo capire bene la struttura del rivelatore, le interazioni delle particelle con i vari subdetectors, ed il tipo di particelle attese**

**Il trigger di primo livello è comunque suddiviso in vari sottosistemi**

**Trigger calorimetrico – trigger di muoni e global trigger che prende la decisione finale**

**Essenzialmente si sommano le energie raccolte in varie torri di rivelazione controllando anche la dispersione dell'energia dentro la torre, e l'energia persa nelle torri adiacenti. Tutte queste informazioni sono utili per dare delle prime ipotesi di identificazione delle particelle che se più o meno interagenti produrranno una differente distribuzione di energia nelle torri**

**Ad esempio alla ricerca di jet di controllano quadrati di 3\*3 torri e si richiede che solo la torre centrale abbia rivelato una certa energia**

# LHC – come esempio trigger per CMS

Il trigger di muoni ha il compito di selezionare tra tutte le particelle arrivate le 4 migliori tracce di muoni

*The L1 Trigger uses data only from the calorimeters and the muon system. The GT receives quadruplets of trigger objects, namely of candidate electrons or photons, muons, normal hadron jets and t-like jets as well as the total and missing transverse energies of an event. Quadruplets have been chosen as all known expected physics processes will require not more than four trigger objects of the same type. In addition, eight numbers corresponding to the jet multiplicities for eight different transverse energy thresholds are available for the GT. This may be useful for certain supersymmetric and other signatures.*

An LHC orbit consists of 3564 time slices  
Primo problema del trigger è correggere  
per la lunghezza dei cavi e dei driver in  
modo da controllare segnali provenienti  
dallo stesso bunch crossing

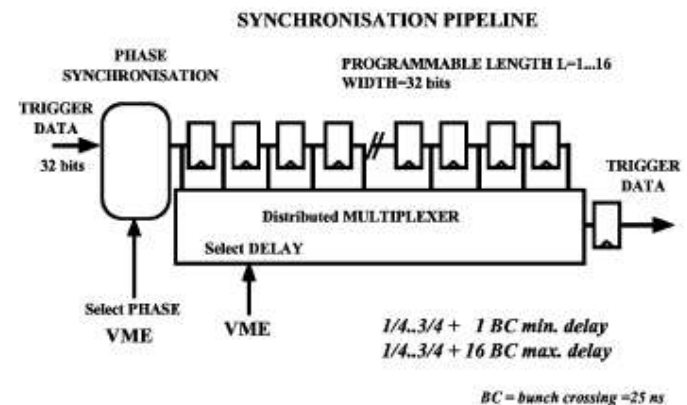


Fig. 4. Synchronisation pipeline.

# LHC – come esempio trigger per CMS

Il sistema è molto rapido in 18 cicli di clock riesce a prendere una decisione.

*A. Taurok et al. | Nuclear Instruments and Methods in Physics Research A 473 (2001) 243–259*

251

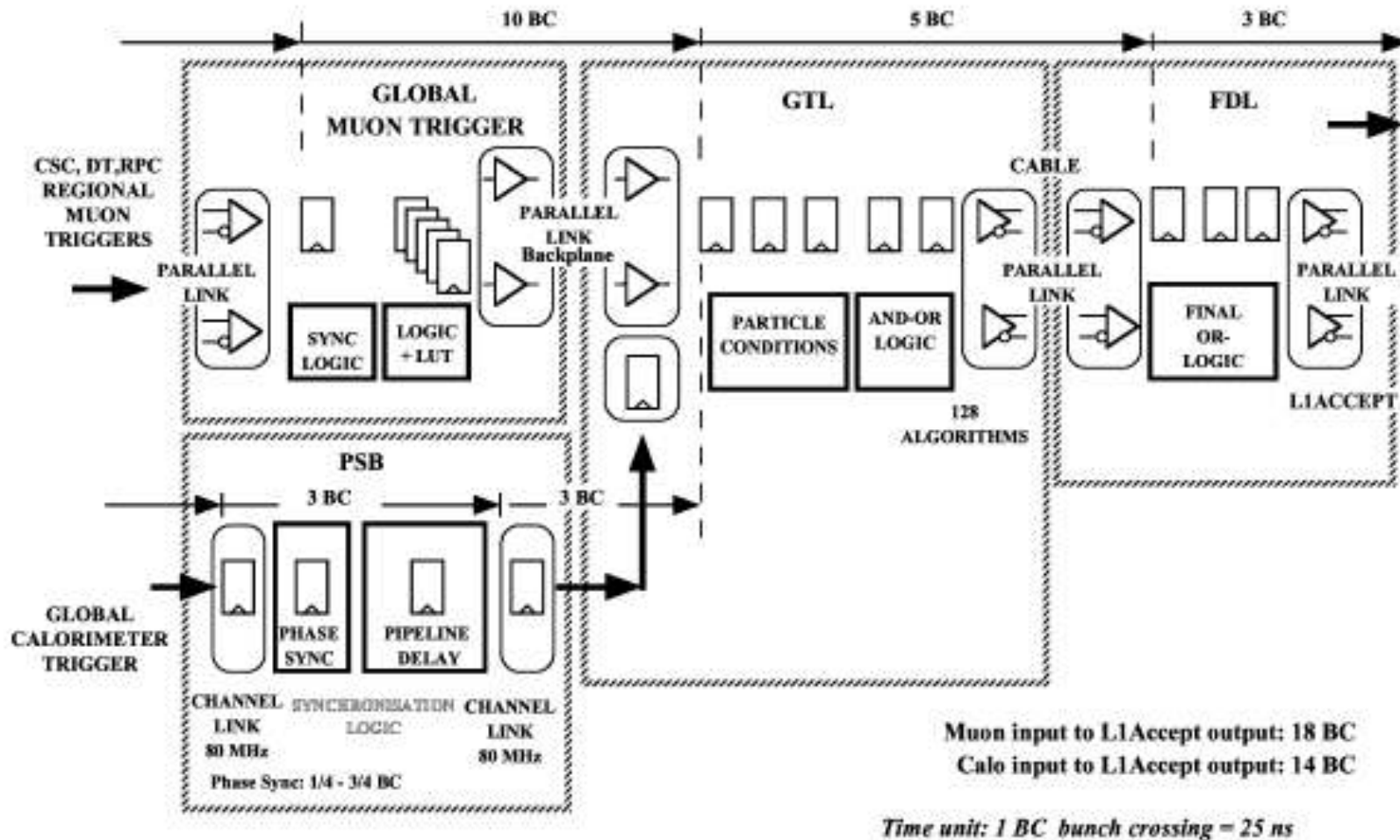


Fig. 6. Throughput time overview.

**NB il sistema ha tempo morto nullo le informazioni viaggiano nelle fpga al clock della macchina**

# LHC – come esempio trigger per CMS

Ci si deve confrontare anche con il numero di ingressi finito della FPGA. Non è possibile mandare tutte le particelle selezionate ad una singola FPGA. Allora si usano 6 FPGA e si mandano le informazioni su di un quadrupletto di particelle a 4 FPGA su 6 producendo le varie combinazioni possibili

*A. Turok et al. | Nuclear Instruments and Methods in Physics Research A 473 (2001) 243–259*

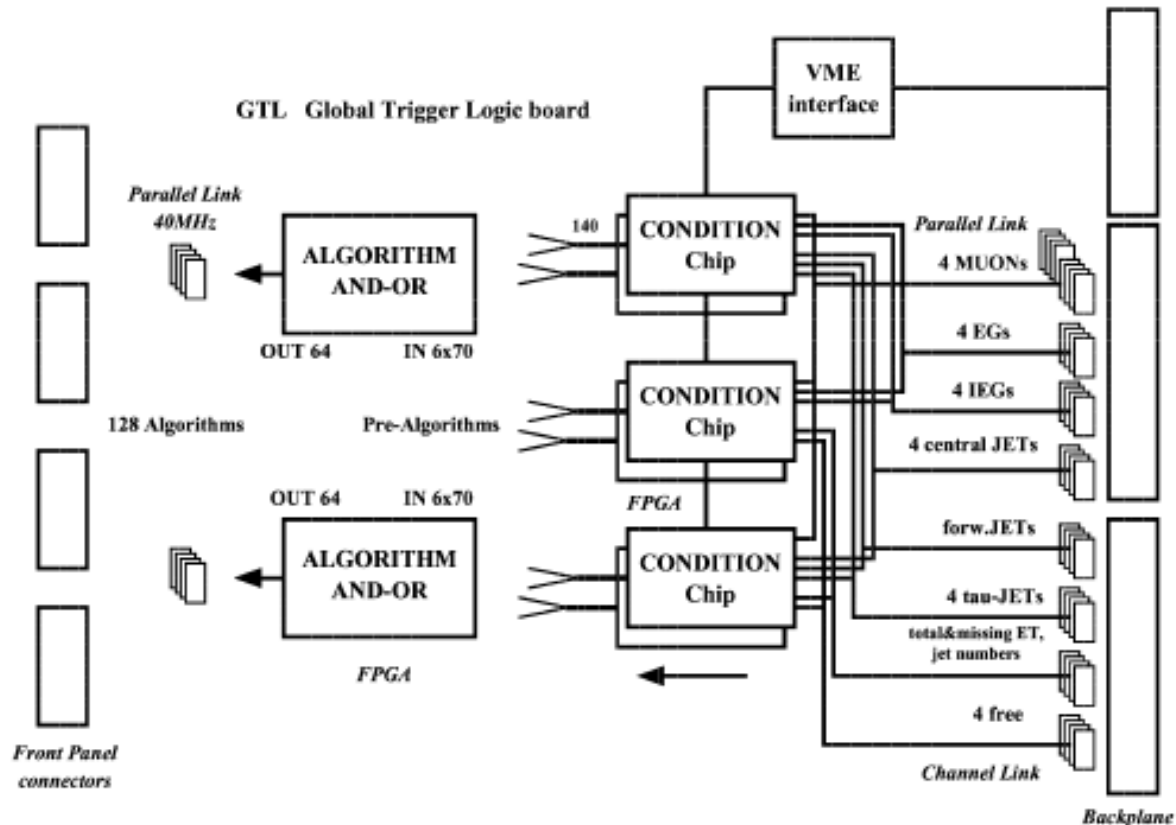


Fig. 7. GTL board.

# LHC – come esempio trigger per CMS

**Il sistema deve essere continuamente riconfigurabile per varie necessità:**

**Calibrazioni differenti**

**Variazioni di intensità della macchina**

**Se aumenta o diminuisce la luminosità devo sicuramente aumentare e posso eventualmente diminuire la selettività del mio trigger per restare nei limiti richiesti di max 100Khz**

**Il tutto si ottiene mettendo nelle LUT ( le tabelle di verità delle PLU inserite nelle FPGA) valori di soglie differenti per l'accettazione o reiezione delle particelle**

**128 algoritmi di selezione di particelle possono girare in parallelo per riconoscere particolari tipi di eventi**

**Il livello di accettazione o reiezione di ciascuno degli algoritmi può essere variato indipendentemente a seconda dell'importanza del tipo di eventi selezionati dai vari algoritmi**

# LHC – come esempio trigger per CMS

**il lavoro fatto dal trigger di primo livello non deve essere perso**

**Il trigger deve avere anche delle uscite da associare agli eventi che raccontino la selezione operata**

**Il trigger di secondo livello non deve ripartire da zero ma deve tenere conto di quanto calcolato al primo livello per indirizzare i suoi calcoli più elaborati e precisi**

**Questo succede sempre ad esempio Muse viene letto come i qdc e dà il pattern che abbiamo selezionato – come fa del resto anche TINA dove il pattern era ancora più importante**

**Tutti gli eventi selezionati vengono quindi accompagnati da bit di peso, e controllo, dalle informazioni sui range angolari delle particelle ecc...**



# LHC – come esempio trigger per CMS

## Trigger di secondo livello o HLT

**Il trigger di secondo livello deve essere capace di processare i 100kHz di eventi selezionati dal trigger L1**

**Deve ridurre questi eventi ai 100Hz che il sistema di acq è in grado di scrivere quindi deve avere un fattore di accettazione di 1 evento su 1000**

**LHC lavora ad un range di energie mai esplorato, anche se i teorici sono bravi occorre tenere presente che non possono prevedere l'imprevedibile, mentre gli sperimentali devono essere pronti a rivelarlo. Quindi il trigger non deve buttare questi eventi "inattesi"**

**Anche il trigger di secondo livello deve effettuare il tagging degli eventi per evitare di dovere rifare tutti i calcoli nell'analisi off-line**

# LHC – come esempio trigger per CMS

## Trigger HLT

**Per ottimizzare i tempi il trigger di secondo livello può essere suddiviso in vari step. Se facendo certe operazioni sono già certo che alcuni eventi possono essere buttati non è necessario fare completare l'analisi dell'evento**

**Una prima ricostruzione degli eventi viene effettuata basandosi ancora sulle sole informazioni del calorimetro esterno come per il trigger L1**

**Una ricostruzione più accurata ( lo chiamano nell'articolo trigger di livello 2.5 ) viene poi effettuata utilizzando le informazioni sulle traiettorie delle particelle rivelate negli strati più interni del rivelatore (pixel di silicio)**

**La ricostruzione delle tracce è parziale nel senso che si controllano solo i pixel che stanno nella direzione di volo di particelle già viste nel trigger L1**

# LHC – come esempio trigger per CMS

## Trigger HLT

The HLT selection of electrons and photons proceeds in three steps. The first step (Level-2.0), uses the calorimeter information alone. The next step (Level-2.5) demands hits in the pixel detectors consistent with an electron candidate. Matching of energy in the electromagnetic calorimeter (ECAL) with hits in the pixel detector or failure to match, splits the electromagnetic triggers into two categories: electron candidates (single and double), and above significantly higher thresholds, photon candidates. In the final step (Level-3) the selection of electrons uses full track reconstruction, seeded from the pixel hits obtained at the matching step

# LHC – come esempio trigger per CMS

## Trigger HLT

**Table 24.** High-Level trigger requirements at low luminosity. The thresholds correspond to the values in  $E_T$  or  $p_T$  with 95% efficiency (90% efficiency for muons). There is no actual threshold in the HLT selection for  $\tau$ -jets, so the threshold shown is that of the corresponding Level-1 trigger requirement. (\*) Calibration percentage allocated corresponds to well understood detector performance. At start-up, this can be as high as 30% of the total rate

Trigger	Threshold (GeV or GeV/c)	Rate (Hz)	Cumulative Rate (Hz)
inclusive electron	29	33	33
di-electron	17	1	34
inclusive photon	80	4	38
di-photon	40, 25	5	43
inclusive muon	19	25	68
di-muon	7	4	72
$\tau$ -jet * $\cancel{E}_T$	86 * 65	1	73
di- $\tau$ -jets	59	3	76
1-jet * $\cancel{E}_T$	180 * 123	5	81
1-jet OR 3-jets OR 4-jets	657, 247, 113	9	89
electron * $\tau$ -jet	19 * 45	0.4	89.4
muon * $\tau$ -jet	15 * 40	0.2	89.6
inclusive b-jet	237	5	94.6
calibration and other events (10%)*		10	105
TOTAL			105

# LHC – come esempio trigger per CMS

## Trigger HLT

**Table 25.** Summary of CPU time required for the selection of each physics objects in the HLT. The CPU figures refer to a 1 GHz Intel Pentium-III CPU

Physics Object	CPU time per level-1 event (ms)	Level-1 trigger rate (kHz)	Total CPU time (s)
electron/photon	160	4.3	688
muon	710	3.6	2556
tau	130	3.0	390
jets and $\cancel{E}_T$	50	3.4	170
electron + jet	165	0.8	132
<i>b</i> -jets	300	0.5	150

# LHC – come esempio trigger per CMS

## Trigger HLT

We estimate the CPU power to carry out the physics program at the start-up of the LHC, when the luminosity will not have reached its full value. The current scenario for CMS is to provide a DAQ system capable of reading a maximum of 50 kHz of events accepted by the Level-1 Trigger. The CPU requirement for this system is 15 000 CPUs as in those available in a standard commercial personal computer (PC). Since these timing measurements in 2002 the power per CPU has been increased by a factor 3–3.5 so in 2005 this corresponds to about 4500–5000 CPUs. To extrapolate these figures from early 2005 to the year 2007 the basic thesis of Moore's Law, i.e. that CPU power increases by a factor two every 1.5 years, is used. This implies that a total of 2000 CPUs will be needed for the system at the LHC start-up.

